

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 60-137024  
(43)Date of publication of application : 20.07.1985

---

(51)Int.CI. H01L 21/306  
// H01L 29/78

---

(21)Application number : 58-250530 (71)Applicant : MATSUSHITA ELECTRONICS CORP  
(22)Date of filing : 26.12.1983 (72)Inventor : UEDA SEIJI

---

## (54) ETCHING METHOD OF SILICON NITRIDE FILM

### (57)Abstract:

**PURPOSE:** To remove an silicon nitride film after it is thermally treated in an atmosphere containing moisture completely in a short time by using a phosphoric acid solution containing fluorine ions as an etching liquid.  
**CONSTITUTION:** A semiconductor substrate, on a predetermined region thereof an silicon nitride film is formed and which is thermally treated in an atmosphere containing moisture, is etched by using a phosphoric acid solution containing fluorine ions. According to the etching method, the silicon nitride film, an silicon dioxide film formed on the silicon nitride film and by-products formed through heat treatment in the atmosphere containing moisture can be removed by the same solution in a short time.

---

### LEGAL STATUS

- [Date of request for examination]
- [Date of sending the examiner's decision of rejection]
- [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
- [Date of final disposal for application]
- [Patent number]
- [Date of registration]
- [Number of appeal against examiner's decision of rejection]
- [Date of requesting appeal against examiner's decision of rejection]
- [Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**THIS PAGE BLANK (USPTO)**

## ⑫ 公開特許公報 (A)

昭60-137024

⑬ Int.Cl.<sup>4</sup>

H 01 L 21/306

// H 01 L 29/78

識別記号

府内整理番号

E-8223-5F

8422-5F

⑭ 公開 昭和60年(1985)7月20日

審査請求 未請求 発明の数 1 (全5頁)

## ⑮ 発明の名称 窒化珪素膜のエッチング方法

⑯ 特願 昭58-250530

⑰ 出願 昭58(1983)12月26日

⑱ 発明者 上田誠二 門真市大字門真1006番地 松下電子工業株式会社内

⑲ 出願人 松下電子工業株式会社 門真市大字門真1006番地

⑳ 代理人 弁理士 中尾敏男 外1名

## 明細書

## 1、発明の名称

窒化珪素膜のエッチング方法

## 2、特許請求の範囲

- (1) 所定の領域上に窒化珪素膜が形成され、さらに、水分を含む雰囲気中で熱処理が施された半導体基板に、フッ素イオンを含むリン酸溶液を作用させ、前記窒化珪素膜をエッチングすることを特徴とする窒化珪素膜のエッチング方法。
- (2) 窒化珪素膜が選択酸化用のマスクであることを特徴とする特許請求の範囲第1項に記載の窒化珪素膜のエッチング方法。
- (3) リン酸にフッ化アンモニウムを添加してフッ素イオンを含むリン酸溶液が形成されていることを特徴とする特許請求の範囲第1項に記載の窒化珪素膜のエッチング方法。
- (4) リン酸へのフッ化アンモニウムの添加量が、0.5容積パーセント以上に選定されていることを特徴とする特許請求の範囲第1項に記載の窒化珪素膜のエッチング方法。

## 3、発明の詳細な説明

## 並舉上の利用分野

本発明は、半導体集積回路の製作にあたり、近年多用されている窒化珪素膜、特に、水分を含む雰囲気中で熱処理を受けた後の窒化珪素膜を除去するエッチング方法に関する。

## 従来例の構成とその問題点

窒化珪素膜は、半導体集積回路の製作に際して多用されるに至っている選択酸化のためのマスク、あるいは、不揮発性メモリ素子のゲート絶縁膜などとして用いられている。この窒化珪素膜の使用にあたっては、バターン形成のためのエッチングあるいは、半導体基板上から除去するためのエッチングが不可欠となる。

ところで、エッチングに先行して水分を含む雰囲気中の熱処理が窒化珪素膜に施されると、窒化珪素膜を溶解除去するエッチング液では除去することができない副生物が生成され、エッチング後に残渣として半導体基板に残り、この後、さらに実施される酸化処理の工程において酸化を妨げ

る原因となる。この副生物は、塗化珪素膜が水により分解して生じるアンモニアが、塗化珪素膜のピンホール、塗化珪素膜と下地との界面などから侵入することにより生成された  $SixNyOz$  で示される物質で、ホリイトリボンあるいはホワイトスピットと称されるものである。この副生物による影響は、たとえば、薄いゲート酸化膜を形成することが要求される MOS 形ダイナミックメモリなどでにおいて無視できなくなる。

MOS 形ダイナミックメモリの分野では、大容量化、高集積化のための取り組みが活発に進められている。このためには、メモリセル容量のゲート酸化膜の厚さを薄くして容量の増加をはかり、メモリセルのサイズを縮小する必要がある。実際には、ゲート酸化膜として、20nm 程度の極めて薄い二酸化珪素膜を形成することが要求される。また、この二酸化珪素膜は、高耐圧で、しかも、高い信頼性を有するものでなければならない。このような二酸化珪素膜の形成に先だって、塗化珪素膜をマスクとした選択酸化処理を施した場合、

酸化のための雰囲気が水蒸気を含むものであると、上記の副生物が生成されるところとなり、しかも、塗化珪素膜の除去後もこれが残渣として半導体基板上に残るため、ゲート酸化膜となる薄い二酸化珪素膜の形成時にこの残渣により酸化が妨げられる。したがって、ゲート酸化膜の耐圧ならびに信頼性に低下をきたす。また、選択酸化処理の後に塗化珪素膜はリン酸で除去されるが、溶解速度が遅いため、作業能率が低い問題を生じる。

第1図は、従来の方法により MOS 形メモリセルを製造する過程を説明するための部分拡大断面図である。まず、第1図 a で示すように、p 形シリコン基板 1 の上に二酸化珪素膜 2 と塗化珪素膜 3 が重層配置された出発材料を準備し、続いて、第1図 b で示すように、フォトレジスト層 4 を用いる周知の写真露刻法で塗化珪素膜 3 に露刻処理を施し、さらに二酸化珪素膜 2 を通してボロニイオンをイオン注入することにより、チャネルストップ領域形成用のイオン注入層 5 を形成する。次いで、フォトレジスト層 4 をすべて除去し、引き

統いて、高濃の水蒸気露開気中で酸化処理を施すことにより、塗化珪素膜 3 で被覆されていないシリコン基板部が選択的に酸化され、素子分離用の二酸化珪素膜 6 が形成されるとともに、イオン注入層 5 の中のボロニイオンの活性化がはかられ、チャネルストップ領域 5 が形成される。また、塗化珪素膜 3 の表面上にも薄い二酸化珪素膜 7 が形成される [ 第1図 c ]。ところで、この選択酸化工程で、塗化珪素膜 3 の直下のシリコン基板表面上に副生物 8 が生成される。なお、この選択酸化工程で塗化珪素膜 3 が酸化されてできる二酸化珪素膜 7 の厚みは極めて薄く、100nm の水蒸気露開気中で酸化処理を施し、1μm の厚さの二酸化珪素膜 6 を形成した場合、約 10nm の厚さである。このうち、フッ酸およびリン酸を用いて二酸化珪素膜 7、2 および塗化珪素膜 3 を除去する。この工程で、150°C ~ 160°C に加熱した熱リン酸を用いたときの塗化珪素膜のエッチング速度は、15nm / 分程度と極めて遅く作業性が低い。また、熱リン酸では、リン酸濃度の経時変

化が大きく、エッティングのむらも発生する。一方、二酸化珪素膜 7 と 2 はフッ酸により容易に除去される。しかしながら、副生物 8 は、上記のエッティング液のいずれでもエッティングされず、したがって、第1図 d で示すように、p 形シリコン基板 1 の表面上に残渣として残る。第1図 e は、こののち、ゲート酸化膜となる二酸化珪素膜 9 を形成し、さらにこの上に、n+ 形多結晶シリコン電極 10 を形成したのちの状態を示す図であるが、副生物 8 の部分では酸化が妨げられて副生物 8 がそのまま二酸化珪素膜 9 の中に残り、ピンホールの発生あるいは耐圧の低下が引き起こされとなる。この問題の発生は、ゲート酸化膜厚が小さくなるにしたがって顕著になる。

この問題を排除するため、副生物を酸化させて取り除く方法も試みられてはいるが、副生物を完全に除去するには不十分である。

以上説明したように、従来の方法では、塗化珪素膜を能率的に、しかも、確実に除去することができず、塗化珪素膜の除去に長い時間を要するこ

と、集積度の向上をはかるために必要とされる深い二酸化珪素膜の形成が困難となることなどの不都合をきたしていた。

#### 発明の目的

本発明の目的は、半導体基板上に形成され、さらに、水分を含む雰囲気中で熱処理が施されたものの塗化珪素膜を短時間で除去できるとともに、水分を含む雰囲気中の熱処理で生成される副生物も完全に溶解除去することができる塗化珪素膜のエッチャング方法を提供することにある。

#### 発明の構成

本発明の塗化珪素膜のエッチャング方法は、所定の領域上に塗化珪素膜が形成され、さらに、水分を含む雰囲気中で熱処理が施された半導体基板に、フッ素イオンを含むリン酸溶液を用いたエッチャング処理を施し、前記塗化珪素膜を除去する方法である。このエッチャング方法によれば、塗化珪素膜、この上に形成される二酸化珪素膜ならびに水分を含む雰囲気中の熱処理で生成される副生物を同一の浴液で短時間に除去することができ、副生物

撤定したとき、前者のエッチャング速度は20nm/分、後者のエッチャング速度は60nm/分である。したがって、たとえば、1200nmの厚さの塗化珪素膜上に100nmの厚さの二酸化珪素膜が形成された半導体基板に対して液温が120°Cとされたエッチャング液によるエッチャング処理を施すならば、二酸化珪素膜の除去に5分、塗化珪素膜の除去に20分の時間を費やすことにより塗化珪素膜を完全に除去することができる。また、こののち、引き続いて10分間程度のエッチャング処理を施すならば、副生物も確実に除去されることが確認された。

従来の方法では、周知のバッファエッチにより二酸化珪素膜を簡単に除去できるものの、リン酸による塗化珪素膜のエッチャング速度が、リン酸の加熱温度が約155°Cの下でも20nm/分と極めて遅いため、塗化珪素膜の除去には多大な時間が必要であったが、本発明によれば、約3分の1の時間で塗化珪素膜を除去することが可能である。なお、エッチャング液へのフッ化アンモニウムの添

が残渣として残ることに起因する不都合を排除することが可能になる。

#### 実施例の説明

以下に、本発明の塗化珪素膜のエッチャング方法を、実施例を示して詳しく説明する。

##### (実施例1)

半導体基板に、選択酸化のマスクとして塗化珪素膜を用いた選択酸化処理を施し、第1図に示した構造と等価な構造を得たのち、リン酸(80%濃度)にフッ化アンモニウム(46%濃度)を容積比で1%添加したエッチャング液を準備し、このエッチャング液の液温と1分間あたりのエッチャング速度の関係を確認した。

第2図は、この関係をあらわすグラフであり、曲線Aは二酸化珪素膜のエッチャング速度と液温の関係を、曲線Bは塗化珪素膜のエッチャング速度と液温の関係を示す。図示するように、本発明のエッチャング方法によると、同一のエッチャング液により、二酸化珪素膜と塗化珪素膜の双方をエッチャングすることができ、たとえば、液温を120°Cに

加温であるが、容量比で0.5%に満たないときには上記の効果が小さくなる。したがって、フッ化アンモニウムの添加量は0.5%を超える量とすることがのぞましい。

##### (実施例2)

実施例1で示したエッチャング液の使用により、二酸化珪素膜、塗化珪素膜および副生物の全てを除去したのち、この部分に、厚さが200nmの二酸化珪素膜(ゲート酸化膜)を形成し、さらに、この上にN<sup>+</sup>形の多結晶シリコン電極を形成することにより、第1図に示した構造と等価な構造を得、ゲート酸化膜の絶縁破壊電圧分布を従来法によるものと比較した。

第3図は、絶縁破壊強度と累積破壊率の関係をあらわすグラフであり、曲線Cは本発明のエッチャング方法でエッチャングがなされたものの関係を、曲線Dは従来のリン酸エッチャング処理で塗化珪素膜のエッチャングがなされたものの関係を示す。図示するように、従来の方法によるものでは、電界強度が約4MV/cmで累積破壊率は100%とな

つたが、本発明のエッティング方法を適用して形成したものでは、累積破壊率が1.00%に達する電界強度は約10MV/cmであり、著しい耐圧分布の向上がみられる。

以上、本発明を、MOS形メモリセルの選択酸化マスクとなる窒化珪素膜の除去を例示して説明したのであるが、本発明は窒化珪素膜をゲート絶縁膜として用いる不揮発性メモリ素子などの製造にも適用することができる。さらに、窒化珪素膜のエッティングも上述した全面エッティングに限られるものではなく、選択エッティングであってもよいこと勿論である。

#### 発明の効果

本発明の窒化珪素のエッティング方法によれば、窒化珪素膜のエッティングは勿論のこと、二酸化珪素膜ならびに $Si_xNyO_z$ で示され、従来法の下では残渣として半導体基板上に残されていた酸化物をも同一のエッティング液でエッティングすることができ、また、これらのエッティングを、従来の方法よりも短時間で行なうことが可能となる。このた

め、窒化珪素膜のエッティング作業の能率を高めることができると、副成物が残渣として残ることのない面状態が得られるため、高い信頼性を有する薄い熱酸化膜を窒化珪素の除去された面に形成することができ、たとえば、MOS形ダイナミックメモリの大容量化、高集積化をはかることができることなどの効果が奏される。

#### 4. 図面の簡単な説明

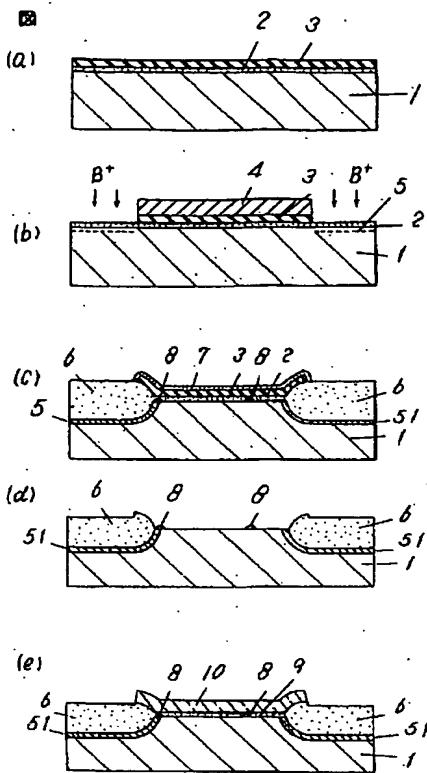
第1図a～eは、従来の方法によりMOS形メモリセルを製造する過程を説明するための部分拡大断面図、第2図は本発明のエッティング方法で用いるエッティング液の酸化珪素膜および窒化珪素膜に対するエッティング速度の液温依存性を示すグラフ、第3図は本発明のエッティング方法と従来のエッティング方法で窒化珪素膜を除去し、この部分にゲートを形成した場合のゲート酸化膜の絶縁破壊電圧分布を比較して示したグラフである。

1……p形シリコン基板、2、7……二酸化珪素膜、3……窒化珪素膜、4……フォトレジスト層、5……イオン注入層、6……絶縁分離用の二

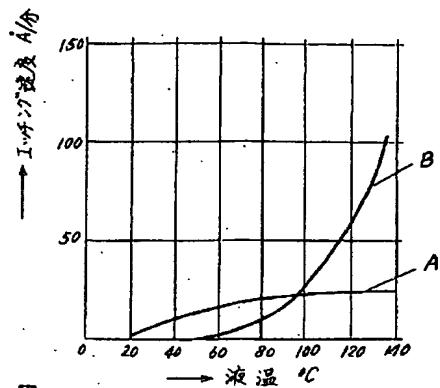
酸化珪素膜、6.1……チャネルストップ領域、8  
……副成物、9……ゲート酸化膜となる二酸化珪素膜、10……n+形多結晶シリコン電極。

代理人の氏名弁理士中尾敏男ほか1名

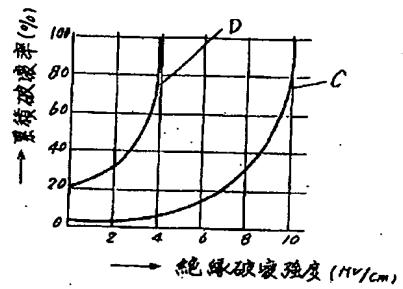
第 1 図



第 2 図



第 3 図



昭 63. 10. 7 発行

特許法第17条の2の規定による補正の掲載

昭和 58 年特許願第 250530 号(特開 昭  
60-137024 号, 昭和 60 年 7 月 20 日  
発行 公開特許公報 60-1371 号掲載)につ  
いては特許法第17条の2の規定による補正があつ  
たので下記のとおり掲載する。 1 (1)

Int. C1.	識別記号	庁内整理番号
H01L 21/306		E-7342-5F
// H01L 29/78		8422-5F

手 続 補 正 書

昭和 63 年 6 月 24 日

特許庁長官殿

1 事件の表示

昭和 58 年 特 許 願 第 250530 号

2 発明の名称

塗化珪素膜のエッティング方法

3 補正をする者

事件との関係 特許出願人  
住所 大阪府門真市大字門真 1006 番地  
名 称 (584) 松下電子工業株式会社  
代表者 金澤 二三男

4 代理人 T 571

住 所 大阪府門真市大字門真 1006 番地  
松下電器産業株式会社内

氏 名 (5971) 弁理士 中尾 敏男  
(ほか 1名)  
印鑑

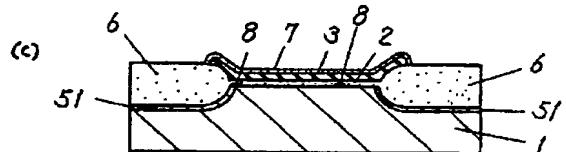
(連絡先 電話(東京)437-1121 東京接着分室)

5 補正の対象

明細書の発明の詳細な説明の欄  
図面



第 1 図



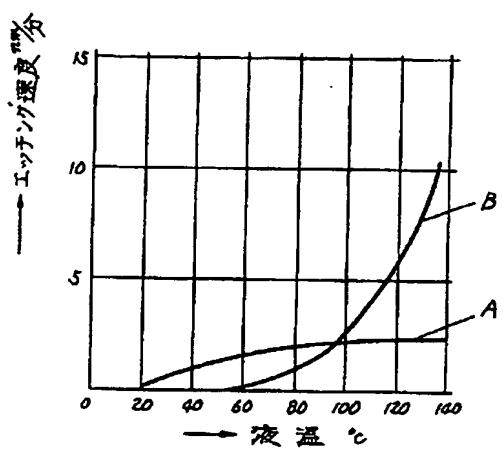
6、補正の内容

- (1) 明細書第5頁第19行目の「15 nm/分」  
を「1.5 nm/分」に補正します。
- (2) 同第9頁第1行目の「20 nm/分」を  
「2.0 nm/分」に補正します。
- (3) 同第9頁第2行目の「60 nm/分」を  
「6.0 nm/分」に補正します。
- (4) 同第9頁第3行目の「1200 nm」を「120  
nm」に補正します。
- (5) 同第9頁第4行目の「100 nm」を「10 nm」  
に補正します。
- (6) 同第9頁第16行目の「20 nm/分」を  
「1.5 nm/分」に補正します。
- (7) 同第10頁第8行目の「200 nm」を「20  
nm」に補正します。
- (8) 図面の第1図 c および第2図を別紙のとお  
りに補正します。

-/-  
(607)

昭 63. 10. 7 発行

第 2 図



N  
(70)

**THIS PAGE BLANK (USPTO)**